

SHORT BREAK SIGNAL TRANSMISSION CIRCUIT

Patent Number: JP11069662
Publication date: 1999-03-09
Inventor(s): MITA TOMOMI
Applicant(s): NEC CORP
Requested Patent: ☐ JP11069662
Application Number: JP19970231347 19970827
Priority Number(s):
IPC Classification: H02J9/00
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide a short break signal transmission circuit which has a function of maintaining the operation of a device securely in accordance with a period during which the output can be held at the time of a short break.

SOLUTION: An AC input cut-off detection circuit 4 detects the cut-off of an AC input 1. A primary side circuit current is converted into a voltage by a current detection circuit 6 and its level is detected by the A/D converter of a CPU 8. The level of a voltage between the terminals of an input smoothing capacitor 3 is detected by the A/D converter through a voltage level transformation circuit 5. Relations between the detected primary side circuit current, the voltage level of the input smoothing capacitor and the holding time are inputted to the ROM of the CPU 8 in the form of matrix. When the cut-off of the AC input is confirmed, the data of the holding time is read out in accordance with the terminal voltage of the input smoothing capacitor and the primary side circuit current which are detected by the A/D converter. A short break signal 9 is transmitted directly to a load device from the CPU 8 with a timing by which the holding time long enough to enable to finish the process of the operation of the load can be secured.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-69662

(43) 公開日 平成11年(1999) 3月9日

(51) Int.Cl.⁶

H 0 2 J 9/00

識別記号

F I

H 0 2 J 9/00

Q

審査請求 有 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平9-231347

(22) 出願日 平成9年(1997) 8月27日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 三田 智巳

東京都港区芝五丁目7番1号 日本電気株式会社内

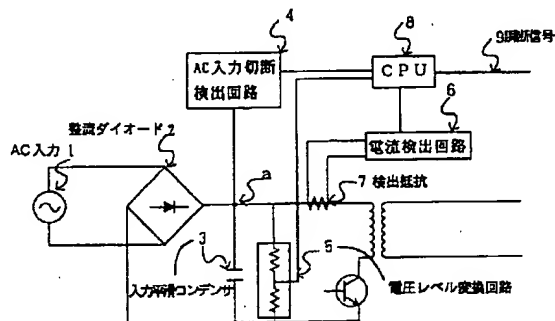
(74) 代理人 弁理士 若林 忠 (外4名)

(54) 【発明の名称】 瞬断信号送信回路

(57) 【要約】

【課題】 瞬断時に出力の保持可能な時間に応じて、確実に装置の動作を維持する機能を有する瞬断信号送信回路を提供する。

【解決手段】 AC入力切断検出回路4がAC入力1の切断を検出する。この時点での1次側の回路電流を電流検出回路6で電圧変換して、CPU8のA/Dコンバータでレベルを検出する。入力平滑コンデンサ3の端子間電圧を電圧レベル変換回路5を介して、A/Dコンバータでレベル検出する。CPU8のROMには、検出した1次側の回路電流と入力平滑コンデンサの電圧レベルと保持時間の関係をマトリックスでインプットし、AC入力の切断を確認した時点でA/Dコンバータで検出した、入力平滑コンデンサの端子間電圧と1次側の回路電流から保持時間のデータを読み出し、負荷の動作の終了処理が可能な保持時間を確保できるタイミングで、CPU8から直接、負荷装置に瞬断信号9を送信する。



【特許請求の範囲】

【請求項1】 AC入力を整流し負荷に供給する電源回路の瞬断信号送信回路であって、
前記電源回路への前記AC入力の切断を検出するAC入力切断検出回路と、
前記電源回路に負荷と並列接続された入力平滑コンデンサの端子間電圧をCPUのA/Dコンバータで検出可能な電圧レベルに変換する電圧レベル変換回路と、
前記電源回路の回路電流を検出抵抗を介して、前記CPUのA/Dコンバータでレベル検出が可能なレベルに電圧変換する電流検出回路と、
前記AC入力切断検出回路が前記AC入力の切断を検出した時点で、前記A/Dコンバータが検出した前記入力平滑コンデンサの端子間電圧と前記回路電流とから保持時間のデータを読み出し、前記負荷の動作の終了処理が可能な保持時間を確保できるタイミングで、前記負荷に前記AC入力の瞬時停電の瞬断信号を送信する前記CPUとを有する瞬断信号送信回路。

【請求項2】 前記AC入力切断検出回路は、
前記AC入力の波形が整流ダイオードで全波整流された波形を検出し矩形波として出力するフォトカプラと、
前記矩形波の幅を任意に決定するツェナーダイオードと、
前記矩形波をゼロクロス検出するゼロクロス検出回路とを有する請求項1記載の瞬断信号送信回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、AC入力の瞬時停電（以下、瞬断）発生を検知しデータの回避等の終了処理を行う必要のある装置、特にコンピュータ装置の電源回路における瞬断信号送信回路に関する。

【0002】

【従来の技術】従来、この種の瞬断信号送信回路では、AC入力の瞬断発生時には、電源内部でAC入力の有無を監視し、AC入力切断した時点から、負荷の状態に関係なく、所定のタイムラグを持たせて、負荷装置に瞬断信号を送信するのが一般的である。

【0003】

【発明が解決しようとする課題】従来技術の回路の問題点は、負荷の状態が大きく変動して、軽負荷時に電源の出力が十分に保持されているにもかかわらず、瞬断信号を受けて、装置の処理を一時、停止していたことである。

【0004】その理由は、電源内部でAC入力の有無のみを検知し、最大負荷状態を想定して、電源に接続される負荷の状態によらず、所定のタイムラグを持って瞬断信号を送信し、処理を終了させているためである。

【0005】本発明の目的は、瞬断時に出力の保持可能な時間に依りて、確実に装置の動作を維持する機能を有する瞬断信号送信回路を提供することにある。

【0006】

【課題を解決するための手段】本発明の瞬断信号送信回路は、AC入力を整流し負荷に供給する電源回路の瞬断信号送信回路であって、電源回路へのAC入力の切断を検出するAC入力切断検出回路と、電源回路に負荷と並列接続された入力平滑コンデンサの端子間電圧をCPUのA/Dコンバータで検出可能な電圧レベルに変換する電圧レベル変換回路と、電源回路の回路電流を検出抵抗を介して、CPUのA/Dコンバータでレベル検出が可能なレベルに電圧変換する電流検出回路と、AC入力切断検出回路がAC入力の切断を検出した時点で、A/Dコンバータが検出した入力平滑コンデンサの端子間電圧と回路電流とから保持時間のデータを読み出し、負荷の動作の終了処理が可能な保持時間を確保できるタイミングで、負荷にAC入力の瞬時停電の瞬断信号を送信するCPUとを有する。

【0007】また、AC入力切断検出回路は、AC入力の波形が整流ダイオードで全波整流された波形を検出し矩形波として出力するフォトカプラと、矩形波の幅を任意に決定するツェナーダイオードと、矩形波をゼロクロス検出するゼロクロス検出回路とを有してもよい。

【0008】従って、電源内部でAC入力の切断を検出した場合、AC切断信号をCPUに送信し、同時に電源の1次側の回路電流と入力平滑コンデンサの端子間電圧を検出し、検出した回路電流を電圧レベルに変換して、コンデンサの端子間電圧と共にCPUに入力し、入力した電圧値からCPU内のメモリに格納されている保持時間のデータを読み出し、瞬断信号を送信するタイミングを決定することができる。

【0009】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して詳細に説明する。

【0010】図1は、本発明の回路構成図である。本発明の電源回路は、AC入力1の切断を検出するAC入力切断検出回路4と、入力平滑コンデンサ3の端子間電圧をCPU8のA/Dコンバータで検出可能な電圧レベルに変換する電圧レベル変換回路5を有している。また、電流検出回路6は電源回路の1次側の回路電流を検出抵抗7で、CPU8のA/Dコンバータでレベル検出が可能なように電圧変換している。

【0011】次に、AC入力切断検出回路4の詳細な構成について説明する。これらのAC入力切断回路4は、例えばフォトカプラ10とCPU8のゼロクロス検出回路12で実現できる。

【0012】図2は、本発明の実施の形態におけるAC入力切断検出回路4の構成例を示す回路図である。図3は、AC入力切断回路の動作を説明するためのタイムチャートである。

【0013】AC入力1の波形は整流ダイオード2で全波整流されて、図3の(2)の波形となるが、この波形

をフォトカプラ10を用い検出すると、トランジスタ側では、図3の(3)に示す矩形波となる。(この矩形波はAC入力1が50Hzの場合、周期10mS、幅Tはツェナーダイオード11の電圧により $0 < T < 10\text{mS}$ 範囲で任意に決定できる。ここでは5mSとする。)

この矩形波をゼロクロス検出回路12で常時、ゼロクロス検出する。AC入力1が切断され、矩形波もゼロの状態が、一定時間(例えば、15mS以上)経過した時点で、CPU8で演算して、電源切断と判定する。

【0014】次に、図1の回路の動作について、図面を参照して説明する。

【0015】図3のタイムチャートの示すT1の時点で、AC入力切断検出回路4がAC入力の切断を検出する。このタイミングでの電源の負荷電流に比例して変化する1次側の回路電流を電流検出回路6で電圧変換して、CPU8のA/Dコンバータでレベルを検出する。また同時に、入力平滑コンデンサ3の端子間電圧を電圧レベル変換回路5を介して、同様にA/Dコンバータでレベル検出する。AC入力1が切断されれば、電源出力電圧は図3(4)のように徐々に低下していくが、この電源出力電圧の保持時間も2は、通常、入力コンデンサの端子間電圧の初期値と出力電流により決まる。CPU8のROMにはあらかじめ、検出した1次側の回路電流と入力平滑コンデンサの電圧レベルと保持時間の関係を図4の例に示すように、マトリックスでインプットし、AC入力の切断を確認した時点でA/Dコンバータで検出した、入力平滑コンデンサの端子間電圧値と1次側の回路電流値から保持時間のデータを読み出し、負荷の動作の終了処理が可能な保持時間を確保できるタイミングで、CPU8から直接、負荷装置に瞬断信号9を送信する。

【0016】また、入力切断後も入力の有無は常時監視し、瞬断信号の送信前に、入力が復帰した場合は、即座に瞬断信号の送信を停止する。このようにすれば、出力保持が可能な限界まで、瞬断信号の送信は行わないため、装置の処理を継続させることが可能となる。

【0017】

【発明の効果】以上説明したように本発明は、AC入力の検出だけでなく、負荷電流の状態と入力コンデンサの端子間電圧を検出して、負荷側に瞬断信号を送信することにより、電源の出力を保持し、装置の動作可能な限りは、瞬断信号を送信しないで、装置の動作を継続させることが可能になるという効果がある。

【0018】また、矩形波をゼロクロス検出回路で常時、ゼロクロス検出することにより、AC入力1が切断され、矩形波もゼロの状態が一定時間経過した時点で、電源切断と判定し、入力切断後も入力の有無を常時監視し、瞬断信号の送信前に、入力が復帰した場合は、即座に瞬断信号の送信を停止することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施の形態を示す回路構成図である。

【図2】図1のAC入力切断回路の詳細図である。

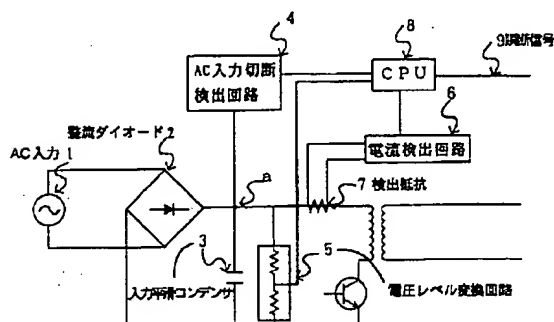
【図3】AC入力切断回路の動作を説明するためのタイムチャートである。

【図4】入力平滑コンデンサの端子間電圧値と1次側の回路電流値と保持時間とのROMデータ例を示す図表である。

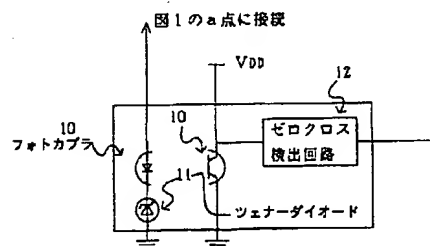
【符号の説明】

- 1 AC入力
- 2 整流ダイオード
- 3 入力平滑コンデンサ
- 4 AC入力切断検出回路
- 5 電圧レベル変換回路
- 6 電流検出回路
- 7 検出抵抗
- 8 CPU
- 9 瞬断信号
- 10 フォトカプラ
- 11 ツェナーダイオード
- 12 ゼロクロス検出回路

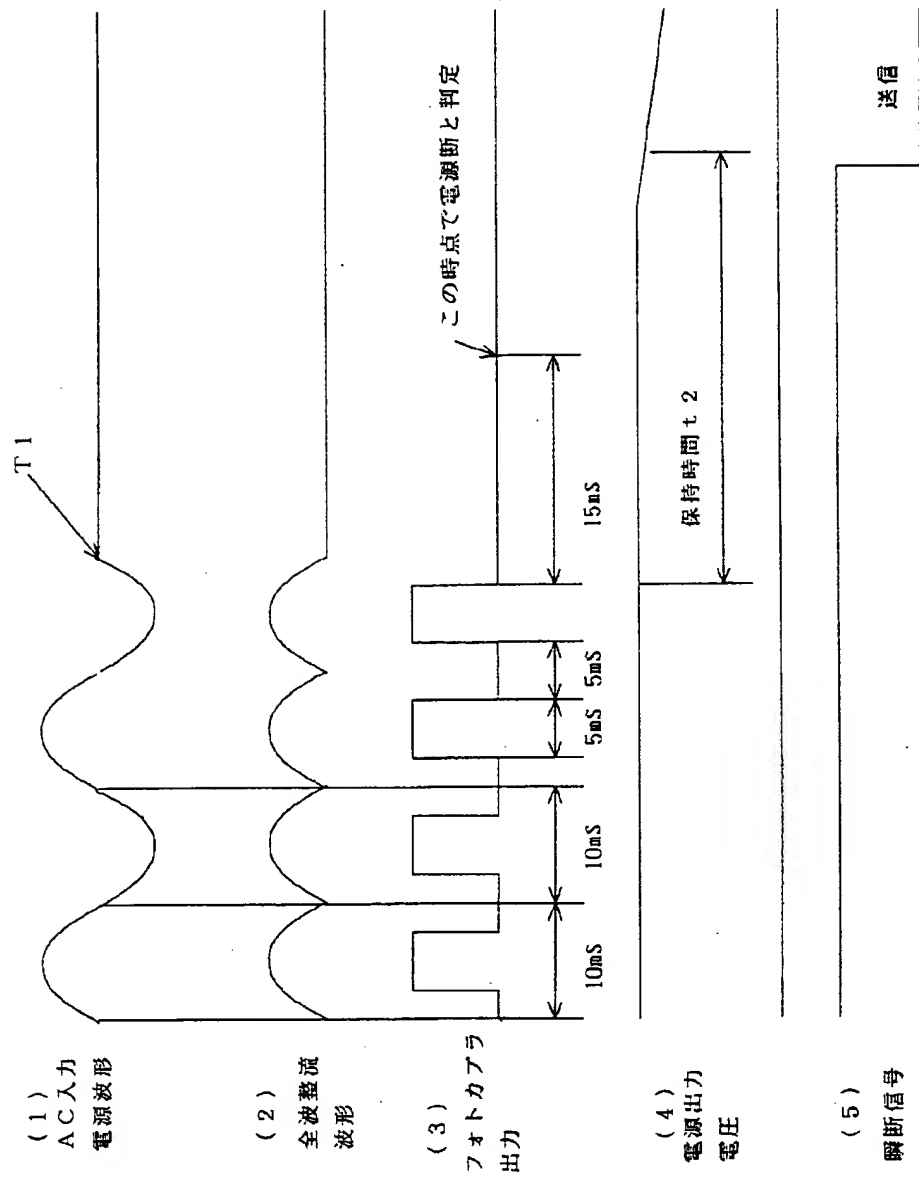
【図1】



【図2】



【図3】



【図4】

コンデンサの端子間電圧と1次側回路電流と保持時間の関係(例)

		入力平滑コンデンサの端子間電圧			
		130V	140V	150V	180V
1 次 側 回 路 電 流	1A	40mS	60mS	80mS	100mS
	2A	30mS	45mS	60mS	75mS
	3A	20mS	30mS	40mS	50mS
	4A	10mS	15mS	20mS	25mS